

(1) Japanese Patent Application Laid-Open No. 2002-237951 (2002)

“IMAGE SIGNAL PROCESSING CIRCUIT”

The following is an English translation of an extract of the above application.

5 According to an image signal processing circuit disclosed here, it is possible to superimpose image data from a recording medium and image data from a camera signal processing, with a small capacity memory, by using an 8×8 pixel unit that is a data transmission form, which is the known JPEG compression and expansion system and a real-time processing JPEG circuit.

10 The present invention specifies a line memory.

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-237951

(P2002-237951A)

(43) 公開日 平成14年8月23日(2002.8.23)

(51)Int.Cl. 7	識別記号	F I	メモコード(参考)
H04N	1/41	H04N	1/41 B 50022
	5/225		5/225 F 50023
	5/265		5/265 50053
	5/91	101:00	50059
	5/92	5/91	N 50078
審査請求	未請求	請求項の数 4	OL (全 6 頁) 最終頁に続く

(21) 出願番号	特願2001-33427(P2001-33427)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成13年2月9日(2001.2.9)	(72) 発明者	大石 義信 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74) 代理人	100097445 弁理士 岩橋 文雄 (外2名)

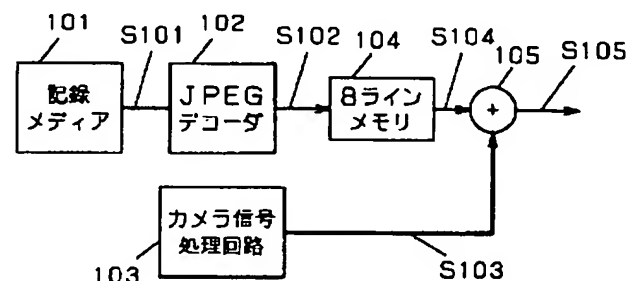
最終頁に続く

(54) 【発明の名称】 映像信号処理回路

(57) 【要約】

【課題】 記録メディアからのデジタル画像データとカメラ信号処理からの画像データを重畳する場合、フレームメモリなどの大容量メモリが必要であるといった課題がある。本発明は、ラインメモリなどの小容量メモリで重畳することが可能な映像信号処理回路を提供する。

【解決手段】 公知のJPEG圧縮伸張方式であるデータ送出形式である8×8ピクセル単位とリアルタイム処理JPEG回路を用いることにより小容量メモリで記録メディアからの画像データとカメラ信号処理からの画像データを重畳することが得られる



【特許請求の範囲】

【請求項1】 J P E Gデコーダと、

前記 J P E Gデコーダから出力された8ラインのデータを記憶するラインメモリと、
カメラ信号処理部からのデジタルデータとラインメモリからのデジタルデータを重畳する加算器とを有する映像信号処理回路。

【請求項2】 J P E Gデコーダと、

前記 J P E Gデコーダから出力された7ラインのデータを記憶するラインメモリと、
カメラ信号処理部からのデジタルデータとラインメモリからのデジタルデータを重畳する加算器とを有する映像信号処理回路。

【請求項3】 J P E Gデコーダと、

前記 J P E Gデコーダから出力されたデータを記憶する複数のラインメモリと、
前記 J P E Gデコーダからの伸張データを入力して、前記複数のラインメモリから順に1つを選択して、出力する書き込みメモリ選択手段と、

前記複数のラインメモリの出力を入力し、順に1つのラインメモリからの信号を選択し出力する読みだしメモリ選択手段と、

カメラ信号処理部からのデジタルデータと前記読みだしメモリ選択手段からのデータを重畳する加算器とを有する映像信号処理回路。

【請求項4】 J P E Gで圧縮された J P E Gデータを記憶するメモリと、

前記メモリからのデータを伸張する J P E Gデコーダと、

前記 J P E Gデコーダから出力される8ライン分のデータから1ラインを順に選択する選択器と、

カメラ信号処理部からのデジタルデータと選択器からのデータを重畳する加算器とを有する映像信号処理回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、記録メディアからのデジタル圧縮画像データを伸張する場合において、伸張処理などに必要なフレームメモリ容量の削減を図り、少ないメモリ容量でカメラ信号と記録メディアからのデータを重畳出来る映像信号処理回路に関するものである。

【0002】

【従来の技術】 従来、デジタルカメラからの画像データに記録メディアから供給される枠データを挿入する場合、記録メディアに格納されている J P E Gで圧縮されたデータを伸張しながらフレームメモリかフィールドメモリに書き込んだ後、カメラ側からの読み出しタイミングに応じて前記フレームメモリからデータを読み出し、カメラ側からのデータと重畳して合成画を構成してい

た。図8は、従来の映像信号処理回路を示すブロック図である。

【0003】 図8において、記録メディア101に記録されているJPEGデータはJPEGデコーダ102により伸張処理が行われる。公知のJPEG圧縮方式とすれば通常8×8ピクセルブロックデータ形式で変換処理が行われる。JPEGデコーダ102で伸張されたデジタル映像信号S102は、伸張処理速度に合わせるためにDRAM等のフレームメモリ107に一旦記憶される。フレームメモリ107からの読み出しは、カメラ信号処理回路103からのデジタルデータS103のタイミングに同期して読み出され、加算器105によってフレームメモリ107からのデータS107とカメラ信号処理回路103からのデータS103が重畳される。Y（輝度信号）、U（色差；B-Y信号）、V（色差；R-Y信号）のいわゆるY／色差信号の形態でデジタル信号が扱われることが多い中で、Y、U、Vデータのサンプリング比率として4：2：2の場合、1枚のVGA（Video Graphics Array）サイズ画像を伸張処理するために必要となるフレームメモリ107の容量は640×480×2×8（bit）=4,9152（Mbit）となる。

【0004】

【発明が解決しようとする課題】 しかしながら、上記のように4：2：2の場合、1枚のVGAサイズ画像データを伸張するために必要となるフレームメモリの容量は約4,9Mbitとなり、コストの増大を招いていた。そこで、本発明は上記の問題に鑑み、メモリの容量を削減でき、コスト的にも有利で記録メディアからの画像データをカメラ信号データに重畳することが出来る映像信号処理回路を提供することを目的とするものである。

【0005】

【課題を解決するための手段】 請求項1記載の発明は、記録メディアからJ P E Gフォーマットで圧縮されたデータを伸張する J P E Gデコーダ回路と8×8画素単位に伸張されたデータを一旦保持する8ライン分のラインメモリとラインメモリの出力データとカメラ側からの信号を重畳するための加算器回路を具備したことを特徴とする。

【0006】 請求項2記載の発明は、請求項1記載の映像信号処理回路において8ライン分のラインメモリを7ラインしたことを特徴とする。

【0007】 請求項3記載の発明は、請求項1記載の映像信号処理回路において8ライン分のラインメモリを更に1組追加し、書き込み用ラインメモリを切り替えるメモリ選択手段と読み出すラインメモリを切り替えるメモリ選択手段を特徴とする。

【0008】 請求項4記載の発明は、映像信号処理回路において記録メディアからの圧縮されたデータを記憶するメモリと J P E Gデコーダからのデータを選択する選

択器を具備したことを特徴とする。

【0009】この構成によると、記録メディアからのJPEGに圧縮されたデータを少ないメモリ容量で伸張出来且つ、カメラ側からのデータと重畳することが出来る。

【0010】

【発明の実施の形態】（実施の形態1）発明の実施の形態について図面を参照して説明する。図1は本発明の一実施の形態の映像信号処理回路の構成を示すブロック図である。図8と同一機能を有する部分には同一符号を付して説明する。

【0011】図1は、実施の形態1の映像信号処理回路を示す回路ブロック構成図、図6はJPEGデコーダから出力されるデータの配列を示し、図7はJPEGデコーダ出力データがラインメモリにどのように書き込まれるかを示した図である。

【0012】記録メディア101からのJPEGフォーマットデータS101はJPEGデコーダ102に入力され伸張される。伸張されたデータS102は8画素×8画素単位で図6に示す配列でJPEGデコーダ102から出力される。図6に示すMB1、MB2・・・MBnは8画素×8画素単位のブロックを示している。8画素×8画素の内、Y方向の8画素データ（A～H）は図7に示すように、1画素毎に各ラインメモリに振り分けられて書き込まれていく。また、Y方向8画素が書き込まれた後は、次のY方向8画素（図7中のI～P）をラインメモリに書き込むと言った一連の動作を繰り返しながら、画面の8水平期間分のデータを各ラインメモリ104に書き込む。ラインメモリ104に書き込まれるデータ数は、1水平期間のデータ数をm（但しmは8の整数倍）とすれば8×m個のデータがラインメモリ104に書き込まれる。一方、ラインメモリ104へデータが書き込まれた後、カメラ信号処理回路103のタイミングに合わせてラインメモリ104から1ライン毎にデータを読み出し、8ライン目で9画素目の読み出しが終了したら、次に伸張されたデータである8画素×8画素のデータをラインメモリに書き込むこと動作を行う。このようにして、ラインメモリ104から読み出されたデータS104は加算器105によりカメラ信号処理回路103からの出力データS103と加算され、2つのデータ（S103、S104）が重畳した形で出力される。図5には、記録メディア101からのJPEG圧縮された枠データが伸張された状態（図中の斜線部）のデータS102と、カメラ信号回路103からのデータS103とが加算器105で重畳されて表示されることを表わしている。

【0013】（実施の形態2）図2は実施の形態2の構成を示す。

【0014】この実施の形態2は、実施の形態1にあるラインメモリのライン数を8ラインから7ラインに減ら

したことが異なっている。実施の形態1においては、JPEGデコーダ回路102から出力されるデータS102は8画素×8画素単位で出力される。図6でのY方向のデータが8画素単位で出力されるが、一方で1ライン目のデータは書き込まれて直ぐ読み出されるため（図6中のA）、ラインメモリに記憶しておく必要がなく、1ライン目のデータはJPEGデコーダ102から直接出力すれば良いことになる。JPEGデコーダ102からの1ライン目の読み出し動作をしながら、残り7ライン分のデータをラインメモリ106に書き込み、1ライン目のデータを読み終えたなら、ラインメモリ106に書き込まれている、2ライン目のデータを読み出し、次に3ライン目を読み出すと言った動作を繰り返して行き、ラインメモリ106の7ライン目のデータ全てが読み出されたら、また最初のようにJPEGデコーダからの8ライン分の内1ライン目を直接出力し、残り7ライン分をラインメモリ106に書き込んで行くという一連の動作を繰り返すことで、JPEG圧縮されたデータS101をデコード出来、カメラ信号処理回路103からのデータS103とを重畳できる。

【0015】（実施の形態3）図3は実施の形態3の構成を示す。

【0016】この実施の形態3は、実施の形態1にある8ラインのラインメモリを更に1組追加したことと書き込み及び読み出し時のラインメモリを選択するメモリ選択手段が異なっている。実施の形態1においては、JPEGデコーダ102から出力され、ラインメモリ104へ入力されるデータS102とカメラ信号処理回路103に同期してラインメモリ104から読み出されるデータS104の速度が同じ場合である。JPEGデコーダ102からのデータに同期信号（水平、垂直）が含まれていない場合にはJPEGデコーダ102からラインメモリ104への書き込み速度が読み出し速度より早くなる。この場合、8ライン分のデータをラインメモリ104に書き込まれた後、ラインメモリ104内のデータが全て読み出されないため、この状態で書き込み動作を行うと前のデータが書き換えられてしまう。これを回避するためにJPEGデコーダ102からの出力データS102を書き込み用のメモリ選択手段110で、最初にラインメモリ104にメモリ選択手段110からのデータS110を書き込み、書き込みが終了した時点でメモリ選択手段110からのデータS110aをラインメモリ104aへ書き込みを切り替え、ラインメモリ104aへの書き込みが終了したら再度、メモリ選択手段110によりラインメモリ104へといった一連の動作を繰り返す。読み出し時も同様に、最初にラインメモリ104からのデータS104を読み出しメモリ選択手段111で選択し、ラインメモリ104から全てのデータが読み出されたらラインメモリ104aからのデータS104aに読み出しメモリ選択手段111を切り替えることでライン

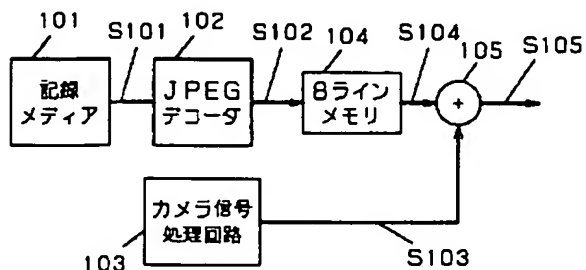
メモリ104と104aからのデータを切り替え選択し、その後カメラ信号処理回路103からのデータS103とを加算器105で重畳して出力する。また、JPEGデコーダ102からの出力されるデータ量が1フィールド分に達した時点でJPEGデコーダ102からの読み出しを停止することデータの追い越しを防止する。このようにして、メモリ選択手段(110、111)でラインメモリを選択することにより、書き込みと読み出し速度の違いを吸収する。またラインメモリの数にラインメモリへの書き込みと読み出しの時間差に応じて決める。

【0017】(実施の形態4)図4は実施の形態4の構成を示す。

【0018】この実施の形態4は、従来例にあるJPEGデコーダ102の次段にあるメモリをJPEGデコーダ102の前段に置くこととJPEGデコーダ102からの8ライン出力から1ラインを選択する選択器が異なっている。記録メディアからの転送レートの遅いデータを一旦圧縮された状態でメモリ108に取りこむ。

【0019】メモリ108から読み出されるデータS108はJPEGデコーダ102からの伸張速度に応じてJPEGデコーダ102に入力されて8画素×8画素単位で伸張されたデータとして出力されるS102。8ライン単位で出力されるデータの内1ライン目だけを選択器109で選択して、次段の加算器105へ出力する。JPEGデコーダ102から1ライン目のデータ出力が終了したら2ライン目のデータを選択器109で選択して、次段の加算器105へ出力するといった一連の動作を8ライン分終了まで行う。つまり、JPEGデコーダ102から8ライン分のデータが出力されるが、選択器109で1ライン毎に選択され、8ライン読み出されるまで、メモリ108から出力されるデータS108は同じデータである。8ライン分のデータが出力された後、メモリ108から新たなデータS108をJPEGデコーダ102に入力することで次の8ライン分の処理を実行するという動作を行う。選択器109の入力S102には8ライン分のデータが入力されるが、選択器109の

【図1】



出力データS109は1ライン分に選択されたものが出力される。

【0020】

【発明の効果】以上のように本発明によると、プリクラ等に用いられている背景画などが記録された記録メディアから圧縮されたJPEGデータを伸張するのに必要となるメモリ容量を削減出来、且つカメラ系からの画像データに重畳することが出来る。

【図面の簡単な説明】

10 【図1】実施の形態1における映像信号処理回路のブロック図

【図2】実施の形態2における映像信号処理回路のブロック図

【図3】実施の形態3における映像信号処理回路のブロック図

【図4】実施の形態4における映像信号処理回路のブロック図

【図5】記録メディアからのデータとカメラ信号処理回路からのデータが加算器で合成されることを示す図

20 【図6】JPEGデコーダから出力されるデータ列を示す図

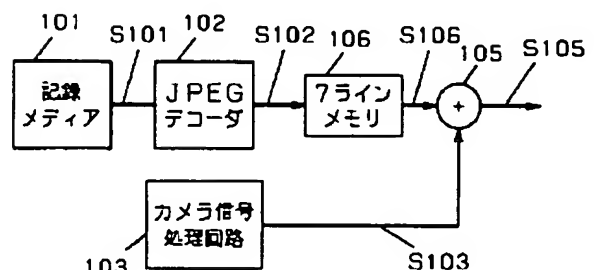
【図7】JPEGデコーダから出力されるデータがラインメモリにどのように書き込まれるかを表わす図

【図8】従来の映像信号処理回路のブロック図

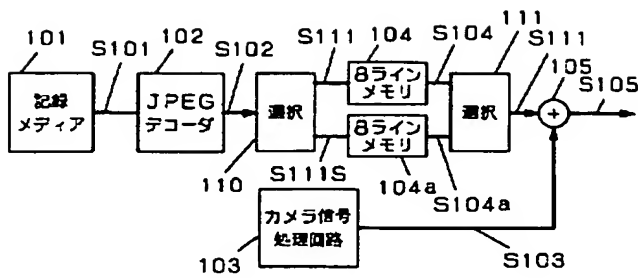
【符号の説明】

101 記録メディア
102 JPEGデコーダ回路
103 カメラ信号処理回路
104 8ラインメモリ
30 105 加算器
106 7ラインメモリ
107 フレームメモリ
108 メモリ
109 選択器
110 書き込みメモリ選択手段
111 読み出しメモリ選択手段

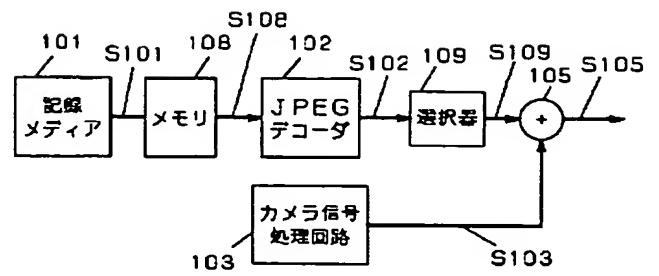
【図2】



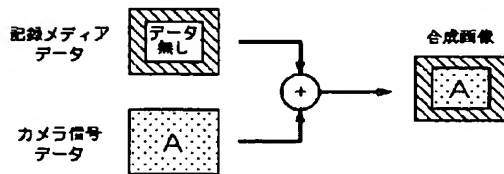
【図3】



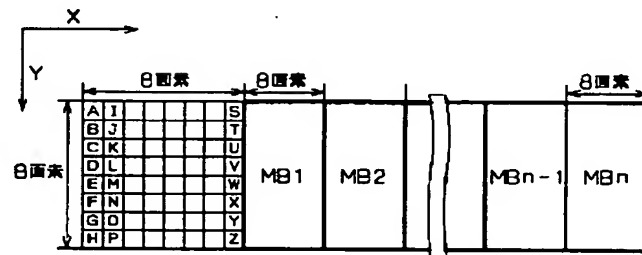
【図4】



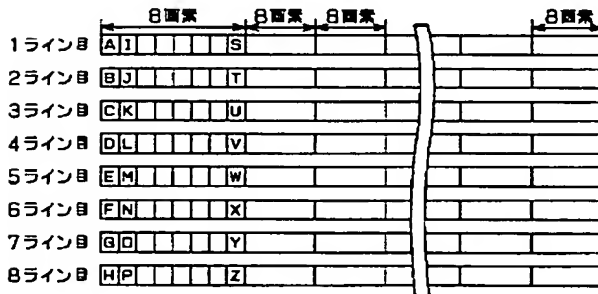
【図5】



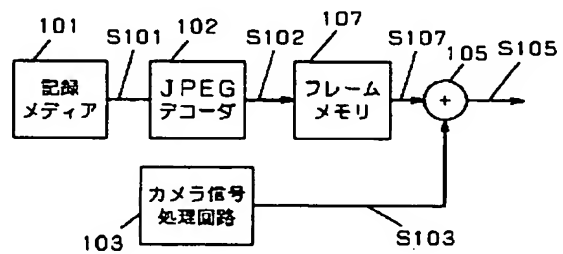
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

テマコード(参考)

H 0 4 N 7/30

H 0 4 N 5/91

J

// H 0 4 N 101:00

5/92

H

7/133

Z

F ターム(参考) 5C022 AA13 AB68 AC42 AC69 CA02
5C023 AA14 AA26 AA31 AA37 AA38
BA11 CA03 CA08 DA04 DA08
EA03
5C053 FA04 FA07 FA14 FA27 GB36
JA16 KA02 KA08 LA01 LA03
5C059 KK08 KK37 MA00 PP01 SS15
UA05 UA34 UA38
5C078 AA04 BA21 CA27 DA00 DA02
EA00